

J1017 U.S. PTO  
09/918281  
07/30/01

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-250078

(43)Date of publication of application : 26.09.1995

---

(51)Int.Cl. H04L 12/28  
H04Q 3/00

---

(21)Application number : 06-040716 (71)Applicant : HITACHI LTD  
HITACHI COMPUT ENG CORP LTD(22)Date of filing : 11.03.1994 (72)Inventor : TAKAHASHI EIJI  
NISHIJIMA TOMIHISA

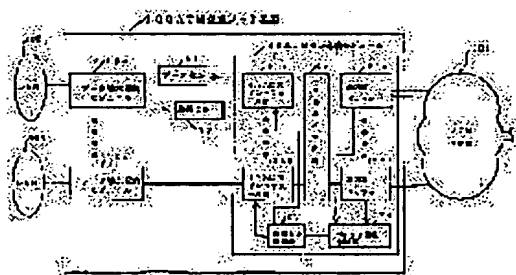
---

## (54) ROUTE SELECTION CONTROL SYSTEM IN ATM EXCHANGE NODE DEVICE

## (57)Abstract:

PURPOSE: To evade the concentration of the traffic onto a specific transmission line and to improve the utilization efficiency of the entire transmission lines by selecting a transmission route with a margin corresponding to the utilization conditions of output buffers to the respective transmission lines when the plural transmission routes to a communication destination node device are present.

CONSTITUTION: An ATM cell exchange module 20 inside an ATM exchange node device 100 is provided with output line buffers 23a-23n capable of storing plural ATM cells for the respective output lines. In a buffer monitoring cell generation part 25 inside the ATM cell exchange module 20, information from a buffer monitoring control part 24 is received and a buffer monitoring cell 30 for which a specified VPI/VCI value is added to the header part of the ATM cell is generated and reported to the entire data terminal housing modules 10a-10n. Thus, routing control parts inside the entire data terminal housing modules 10a-10n uniformly recognize the utilization conditions of the entire output buffers 23a-23n inside the ATM exchange node device 100.



---

LEGAL STATUS

---

[Date of request for examination]  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 7 - 2 5 0 0 7 8

(43) 公開日 平成 7 年 (1995) 9 月 26 日

(51) Int. Cl. °	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/28				
H 0 4 Q 3/00				
	9466 - 5 K	H 0 4 L 11/20	G	

審査請求 未請求 請求項の数 1 O L (全 1 0 頁)

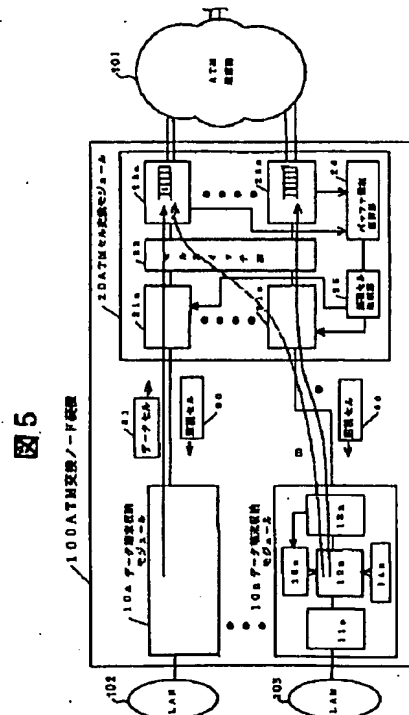
(21) 出願番号	特願平 6 - 40716	(71) 出願人	000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目 6 番地
(22) 出願日	平成 6 年 (1994) 3 月 11 日	(71) 出願人	000233011 日立コンピュータエンジニアリング株式会社 神奈川県秦野市堀山下 1 番地
		(72) 発明者	高橋 英治 神奈川県秦野市堀山下 1 番地 日立コンピュータエンジニアリング株式会社内
		(72) 発明者	西島 富久 神奈川県海老名市下今泉 810 番地 株式会社日立製作所オフィスシステム事業部内
		(74) 代理人	弁理士 小川 勝男

(54) 【発明の名称】 A T M 交換ノード装置における経路選択制御方式

(57) 【要約】

【目的】 A T M 通信方式の既存ネットワークへの適用に当たって、複数の伝送経路の中で、使用率のより低い経路を優先的に使用するようにして、輻輳状態を発生し難い経路選択を行うこと。

【構成】 A T M 交換モジュールが、出力路毎のセルバッファを監視し、情報部にバッファ監視状況データを有する A T M セル形式のバッファ監視セルを適宜生成し、これを全てのデータ端末収容モジュールに通知し、複数のデータ端末収容モジュールが、前記受け取ったバッファ監視セル内の情報部にあるバッファ監視状況データを、前記格納手段に格納しておき、かつ、前記複数のデータ端末収容モジュールが、通信経路を決定する際に、前記格納手段に格納されたバッファ監視状況データを加味して、A T M セル交換モジュールからの出力路を決定する。



## 【特許請求の範囲】

【請求項1】 既存ネットワークに接続され、かつ、入力・出力フレーム情報をATMセル形式のデータに分割・組立を行う複数のデータ端末収容モジュールと、前記複数のデータ端末収容モジュールとATMセル形式でデータ転送を行い、かつ、ATM通信網に接続されるATM交換モジュールとから構成されるATM交換ノード装置であって、

前記複数のデータ端末収容モジュールが格納手段を具備し、また、前記ATM交換モジュールが出力路毎のセルバッファを具備するATM交換ノード装置における経路選択制御方式において、

前記ATM交換モジュールが、出力路毎のセルバッファを監視し、情報部にバッファ監視状況データを有するATMセル形式のバッファ監視セルを適宜生成し、これを全てのデータ端末収容モジュールに通知し、

前記複数のデータ端末収容モジュールが、前記受け取ったバッファ監視セル内の情報部にあるバッファ監視状況データを、前記格納手段に格納しておき、通信経路を決定する際に、前記格納手段に格納されたバッファ監視状況データを加味して、ATMセル交換モジュールからの出力路を決定することを特徴とするATM交換ノード装置における経路選択制御方式。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、ATM (Asynchronous Transfer Mode, 非同期転送モード) 方式によって伝送を行う装置の経路選択制御方式に関し、特に、既存ネットワークからの入力フレームデータをATMセル形式のデータに分割した後、ATM網を介して通信を行う場合のATM交換ノード装置における経路選択制御方式に関する。

## 【0002】

【従来の技術】 広帯域のISDN (Integrated Service Digital Network) を実現する技術として、ATM方式でのデータ伝送が研究され、実用化が図られてきている。

【0003】 図11は、従来のATM通信網を示すブロック図である。

【0004】 図11において、701、702はデータ端末装置、711、712、713、714はATM交換ノード装置である、図11に示すATM通信網では、例えば、データ端末装置701からのフレームデータは、ATM交換ノード装置711でセル多重化され、ATM交換ノード装置712または713を介して、ATM交換ノード装置714に伝送され、ATM交換ノード装置714でセルデータからフレームデータに変換され、データ端末装置702に伝送される。

【0005】 ATM通信網における伝送効率を高める為のルーティング制御方式が、特開平3-70330号公

報(「ATM通信におけるルーティング制御方式」)が記載されている。

【0006】 前記公報に記載されている「ATM通信におけるルーティング制御方式」によれば、異なる速度及び性格(連続性かバースト性等)の情報を転送する際に、接続要求を発生した呼(セル)をどのルートに割当てるべきかを選択する為、接続要求呼の情報を、その呼が備える属性パラメータを申告値として備えるよう構成し、ATM通信の制御装置は、その申告情報の属性パラメータの中の負荷及び変動率を得て、各出ルートの現在の負荷及び変動率のデータに対して当該呼が新たに加わった場合の各数値を算出して、最も少ない数値が得られたルートを選択して、当該呼の転送を行うよう制御するものである。

## 【0007】

【発明が解決しようとする課題】 近年になって、LAN (local Area Network) に対しても、ATM通信網を適用しようという動きが活発化してきている。

【0008】 ATM-LANにおいては、情報の種類としてデータ系が中心である既存ネットワークの収容が重要であり、ATM通信方式の既存ネットワークへの適用に当たっては、シンプルな制御方式であって、しかもネットワークの伝送効率を高めるようなルーティング制御方式が望まれている。

【0009】 しかしながら、従来のATM通信方式におけるルーティング制御方式は、大規模・広域網への適用に見られるように、加入者毎に様々なパラメータを与え、これを基にルーティング制御を行う方式であり、シンプルな制御方式ではないという問題点があった。

【0010】 本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、ATM通信方式の既存ネットワークへの適用に当たって、複数の伝送経路の中で、使用率のより低い経路を優先的に使用するようにして、輻輳状態を発生し難い経路選択を行うことが可能な技術を提供することにある。

【0011】 本発明の前記目的並びにその他の目的及び新規な特徴は、本明細書の記載及び添付図面によって明らかにする。

## 【0012】

【課題を解決するための手段】 前記課題を解決するために、本発明では、既存ネットワークに接続され、かつ、入力・出力フレーム情報をATMセル形式のデータに分割・組立を行う複数のデータ端末収容モジュールと、前記複数のデータ端末収容モジュールとATMセル形式でデータ転送を行い、かつ、ATM通信網に接続されるATM交換モジュールとから構成されるATM交換ノード装置であって、前記複数のデータ端末収容モジュールが格納手段を具備し、また、前記ATM交換モジュールが出力路毎のセルバッファを具備するATM交換ノード装置における経路選択制御方式において、前記ATM交換モ

ジュールが、出力路毎のセルバッファを監視し、情報部にバッファ監視状況データを有するATMセル形式のバッファ監視セルを適宜生成し、これを全てのデータ端末収容モジュールに通知し、前記複数のデータ端末収容モジュールが、前記受け取ったバッファ監視セル内の情報部にあるバッファ監視状況データを、前記格納手段に格納しておき、通信経路を決定する際に、前記格納手段に格納されたバッファ監視状況データを加味して、ATMセル交換モジュールからの出力路を決定することを特徴とする。

#### 【0013】

【作用】前記手段によれば、ATM通信を行う発端末装置と着端末装置との間に存在するATM交換ノード装置において、通信先ノード装置との間に伝送経路が複数存在する場合に、各伝送路への出力路バッファの使用状況をバッファ監視セルを使用して監視し、経路の選択に当たって、空きのある、または、より余裕のある伝送経路を選択するようにしたので、特定の伝送路へのトラフィックの集中を回避し、伝送路全体の使用効率を高めることが可能である。

【0014】また、輻輳状態に陥りそうな伝送路の使用を一時的に避けることで、輻輳状態を発生し難い経路選択を行うことが可能である。

#### 【0015】

【実施例】以下、図面を参照して本発明の実施例を詳細に説明する。

【0016】なお、実施例を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0017】図1は、本発明の一実施例である経路選択制御方式が適用されるATM交換ノード装置の概略構成を示すブロック図である。

【0018】図1において、100はATM交換ノード装置、10a~10nは同一構成からなるデータ端末収容モジュール、20はATMセル交換モジュール、21a~21nはセル入出力インタフェース部、22はセルスイッチ部、23a~23nは出力路バッファ、24はバッファ監視制御部、25は監視セル生成部、30は監視セル、31はデータセル、101はATM通信網、102、103はLANである。

【0019】図1において、パケット通信やコンネクションレス通信などの既存インタフェース端末を収容するデータ端末収容モジュール10a~10nが、ATM交換ノード装置を介して相互に通信を行うものである。

【0020】ATM交換ノード装置100内のATMセル交換モジュール20は、出力路毎に複数のATMセルを蓄積可能な出力路バッファ23a~23nと、前記出力路バッファ23a~23nの使用状況を監視するバッファ監視制御部24と、その使用状況を通知するためのバッファ監視セルを生成する監視セル生成部25と、A

TMセルベースの交換を行うセルスイッチ部22と、データ端末収容モジュール10a~10nと接続され、かつ、バッファ監視セルをデータ端末収容モジュール10a~10nに送出するためのセル入出力インタフェース部21a~21nとから構成される。

【0021】また、データ端末収容モジュール10a~10nとATMセル交換モジュール20との間は、ATMセルでデータ転送を行うものである。

【0022】図2は、図1におけるデータ端末収容モジュール10aの概略構成を示すブロック図である。

【0023】図2において、10aは既存ネットワークからのデータを収容する為のデータ端末収容モジュール、11aはデータ入出力インタフェース部、12aはルーティング制御部、13aはセル化インタフェース部、14aは経路登録テーブル、15aはバッファ使用状況レジスタである。

【0024】ATM交換ノード装置100内のデータ端末収容モジュール10aは、フレームデータからなる入力・出力情報をATMセルデータに分割・組立を行うセル化インタフェース部13aと、経路の選択及び、VPI/VCIの変換・設定等を行うルーティング制御部12aと、通信経路を決定する為の経路登録テーブル14aと、前記ATMセル交換モジュール20側の出力路毎の出力路バッファ23a~23nの使用状況を保持するためのバッファ使用状況レジスタ15aとから構成される。

【0025】前記ATMセル交換モジュール20内のバッファ監視制御部24では、出力路毎の出力路バッファ23a~23nを監視し、出力路バッファ23a~23nの使用状況をバッファ監視制御部24に通知する。

【0026】前記ATMセル交換モジュール20内のバッファ監視セル生成部25では、バッファ監視制御部24からの通知を受けて、ATMセルのヘッダ部に特定VPI/VCI値を付加したバッファ監視セル30を生成し、これを全てのデータ端末収容モジュール10a~10nに通知する。

【0027】図3は、図1における、監視セル生成部25が生成するバッファ監視セル30のデータ構成を示す図である。

【0028】図3において、30はATM形式のバッファ監視セル、301はバッファ監視セルのヘッダ部、302はバッファ監視セルのセル情報部であり、セルヘッダ部301のVPI/VCI値は、バッファ監視セル30を示す特定の値が用いられる。

【0029】また、セル情報部302には、出力路番号310と、それに対応する出力バッファのカウント値320を対にして設定しておくようにする。

【0030】前記バッファ監視セル30は、セル入出力インタフェース部21a~21nを通して、すべてのデータ端末収容モジュール10a~10n内のセル化イン

タフェース部13a～13nに転送される。

【0031】図4は、図1における、セル入出力インタフェース部21aの概略構成を示すブロック図である。

【0032】図4に示すように、セル入出力インタフェース部21aは、データ端末収容モジュール10aからのATMセル形式の入力データを保持するデータセル入力バッファ510aと、データ端末収容モジュール10aへのATMセル形式の出力データを保持するデータセル出力バッファ520aと、バッファ監視セル挿入部530aとから構成されている。

【0033】図4において、監視セル生成部25からの監視セルセット信号が出力されると、バッファ監視セル挿入部530aは、データセル出力バッファ520aからの出力を抑止し、バッファ監視セルをデータ端末収容モジュール10aへ送出する。

【0034】この場合に、監視セルセット信号は、1データセルリード時間保持され、この時間間隔の中に監視セルが挿入される。

【0035】バッファ監視セル30を受け取ったデータ端末収容モジュール10a～10n内のセル化インタフェース部13a～13nでは、特定VPI/VCIであることを認識した上で、バッファ監視セル30内の情報部にあるバッファ監視状況データをバッファ使用状況レジスタ15a～15nに設定する。

【0036】また、前記データ端末収容モジュール10a～10n内のルーティング制御部12a～12nでは、新規の呼設定時、予め設定されている経路登録テーブル14a～14nと前記バッファ使用状況レジスタ15a～15nとを参照して、選択可能な経路が複数存在する場合は、出力路バッファ23a～23nの使用率がより低い方を選択して、ATMセル交換モジュール20からの出力路（出力ルート）を決定する。

【0037】これにより、すべてのデータ端末収容モジュール10a～10n内のルーティング制御部12a～12nが、ATM交換ノード装置100内のすべての出力路バッファ23a～23nの使用状況を一樣に認識可能となり、また、各ルーティング制御部12a～12nでの認識上の時間的ずれをなくすることができる。

【0038】図5は、本発明の一実施例である経路選択制御方式を説明するための図である。

【0039】図5において、今、データ端末収容モジュール10aが、既に出力路バッファ23aを使用している状況（図5の①）で、データ端末収容モジュール10nが新規の呼設定を行う際、ルーティング制御部12nが、出力路として、出力路バッファ23a（図5の②）、出力路バッファ23n（図5の③）のどちらでも選択可能な場合は、出力路バッファ使用率のより低い方、図5では、出力路バッファ23nを選択する。

【0040】その結果、データ端末収容モジュール10nからの経路は、図5の②が活性化されることになる。

【0041】図6は、図1における、バッファ監視制御部24のバッファ監視方式の一例である、一定時間毎に監視セルを生成する方式の概略構成を示すブロック図である。

【0042】図6において、23a～23nは出力路バッファ、401a～401nはカウンタ、402a～402n、403はスイッチ、405はレジスタ、406は出力路番号、406はデコーダ、418は監視セル生成タイミング生成部である。図6に示すバッファ監視方式では、出力路バッファ23a～23nの各カウンタ401a～401nのカウント値を、出力路406をデコードするデコーダ406の出力とスイッチ402a～402nないし403とで選択して、監視セル生成タイミング生成部418からの一定時間毎のタイミング信号に基づき、レジスタ405に取り出し、その値を監視セル生成部25に通知するようにしたものである。

【0043】なお、監視セル生成タイミング生成部418からのタイミング信号の間隔は、出力路バッファのサイズにもよるが、100ms～1s程度である。

【0044】図7は、図1における、ルーティング制御部12aにおいて、経路を選択する際に参照するバッファ使用状況レジスタ15aの構成例を示す図である。

【0045】図7に示すように、バッファ使用状況レジスタ15aは、出力路番号151でアクセス可能であり、出力路バッファ使用状況値を保持する欄152、監視セルの到着時刻を保持する欄153、および、上方への超過か又は下方への変化かを示す情報を保持する欄154を持っている。

【0046】ここで、上方への超過か又は下方への変化かを示す情報としては、設定カウンタ値が更新前カウンタ値より大きいときに1、そうでないときに0の値をバッファ使用状況レジスタ15aの欄154に設定する。

【0047】これにより、出力路バッファの使用率の継続時間をも知ることができ、ルーティング制御部12aにおける制御要素を増やし、より極め細かな制御、例えば、ある一定時間以上継続した場合は自動的に入力量の規制を行う等を可能とするものである。

【0048】図8は、図1における、バッファ監視制御部24のバッファ監視方式の他の例の概略構成を示すブロック図である。

【0049】図8に示すバッファ監視方式は、カウンタチェックは常時行い、指定しきい値と一致したときのみ、カウンタ値が監視セル生成部25に通知したようにするものであり、前記図7に示すバッファ監視方式と比べ、バッファ監視セル生成に伴うオーバーヘッドが小さくて済む利点がある。

【0050】図8において、23a～23nは出力路バッファ、401a～401nはカウンタ、402a～402n、403、411、412はスイッチ、404、405、413はレジスタ、406は出力路番号、40

6はデコーダ、408はカウンタチェックタイミング生成部、409は予め定められたしきい値、410は比較手段である。

【0051】図8に示すバッファ監視方式では、出力路バッファ23a~23nの各カウンタ401a~401nのカウンタ値を、出力路406をデコードするデコーダ406の出力とスイッチ402a~402nないし403とで選択してレジスタ404に取り出す。

【0052】また、予め定められたしきい値409をスイッチ412で切り替えてレジスタ413に取り出す。

【0053】そして、前記レジスタ404、413の値を、常時行われるカウンタチェックタイミング生成部408からのタイミング信号に基づき、比較手段410で比較し、出力路バッファ23a~23nの各カウンタ401a~401nのカウンタ値が、複数のしきい値409のいずれかと一致したときに、スイッチ411を介して、レジスタ404に取り出されている、出力路バッファ23a~23nの各カウンタ401a~401nのカウンタ値をレジスタ405に取り出し、その値を監視セル生成部25に通知するようにしたものである。

【0054】しきい値409は複数個設定可能であり、これにより、出力路バッファ23a~23nの使用状況の監視レベルを複数設定でき、より極め細かな制御レベルを提供することが可能となる。

【0055】図8に示すバッファ監視方式で使用される使用状況レジスタ15aは、前記図7と同じである。

【0056】図9は、図1における、ルーティング制御部12aにおいて、入力VPI/VCIに対する経路を求める際に参照する経路登録テーブル14aの構成例を示す図である。

【0057】経路登録テーブル14aは、出力路番号を保持する欄141、新VPI/VCI値を保持する欄142、および、次の選択可能な経路へのポイントを示す欄143から構成される。

【0058】本実施例では、データ端末収容モジュール10a~10n毎に、予めVPI/VCI値と、そのVPI/VCI値に対応する出力路番号が定められている。

【0059】本実施例の経路登録テーブル14aでは、経路が複数存在する場合には、欄142に新VPI/VCI値を保持し、次のキューをたどることにより、新VPI/VCI値に対応する出力路を求めるようにしており、VPI/VCI値に対応する出力路の探索を容易なものにしている。

【0060】図10は、図2に示すルーティング制御部12aが出力路を選択する処理手順を示すフローチャートである。

【0061】図10を用いて、図2に示すルーティング制御部12aが出力路を選択する処理手順を説明する。

【0062】図2に示すルーティング制御部12aが出

力路を選択する場合に、ATM交換ノード装置100内のメモリに、バッファ使用値、VPI/VCI値を記憶する退避エリアが設けられる。

【0063】そして始めに、ステップ601で退避エリアが初期化される。なお、この場合に、バッファ使用値として最大値が入力される。

【0064】次に、ステップ602、ステップ603において、入力VPI/VCI値より経路テーブル14aを索引し、出力路番号を求める。

10 【0065】次に、ステップ604において、前記ステップ603において求められた出力番号に基づきバッファ使用状況レジスタ15aを索引し、当該出力路のバッファ使用値を求める。

【0066】次に、ステップ605において、当該出力路のバッファ使用値が退避エリアのバッファ使用値より小さいか否かを判断する。

20 【0067】前記ステップ605において、当該出力路のバッファ使用値が退避エリアのバッファ使用値より小さい場合には、ステップ607において、退避エリアのバッファ使用値を当該出力路のバッファ使用値に、また、退避エリアのVPI/VCI値を、当該出力路へのVPI/VCI値に更新する。

【0068】また、前記ステップ605において、当該出力路のバッファ使用値が退避エリアのバッファ使用値と同じである場合には、ステップ606に進み、バッファ使用状況レジスタ15aにおける当該出力路の欄154が1か0かを判断する。

30 【0069】前記ステップ606において、バッファ使用状況レジスタ15aにおける当該出力路の欄154が0の場合には、ステップ607に進み、また、バッファ使用状況レジスタ15aにおける当該出力路の欄154が1の場合には、ステップ608に進む。

【0070】また、前記ステップ605において、当該出力路のバッファ使用値が退避エリアのバッファ使用値より大きい場合には、ステップ608に進む。

40 【0071】次に、ステップ605において、経路テーブル14aに次のキューがあるか否かを判断し、ステップ605において、経路テーブル14aに次のキューがある場合には、前記ステップ602~ステップ607を繰り返す。

【0072】また、ステップ605において、経路テーブル14aに次のキューがない場合には、ステップ609において、退避エリア上のVPI/VCI値をATMセル形式のデータのヘッダ部に設定する。

【0073】以上、本発明を実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更し得ることは言うまでもない。

【0074】

50 【発明の効果】以上説明したように、本発明によれば、

ATM通信を行う発端末装置と着端末装置との間に存在するATM交換ノード装置において、通信先ノード装置との間に伝送経路が複数存在する場合に、各伝送路への出力路バッファの使用状況をバッファ監視セルを使用して監視し、経路の選択に当たって、空きのある、または、より余裕のある伝送経路を選択する。

【0075】これにより、特定の伝送路へのトラフィックの集中を回避し、伝送路全体の使用効率を高めると共に、輻輳状態に陥りそうな出力路の使用を、適宜避けることで、輻輳状態を発生し難い経路選択を行うことが可能となり、軽微な輻輳及び瞬時的な輻輳を回避することが可能となる。

【0076】また、従来方法に比べLAN向きのシンプルなルーティング制御を実現できる。

#### 【図面の簡単な説明】

【図1】本発明の一実施例である経路選択制御方式が適用されるATM交換ノード装置の概略構成を示すブロック図である。

【図2】図1における、データ端末収容モジュールの概略構成を示すブロック図である。

【図3】図1における、監視セル生成部が生成するバッファ監視セルのデータ構成を示す図である。

【図4】図1における、セル入出力インタフェース部の概略構成を示すブロック図である。

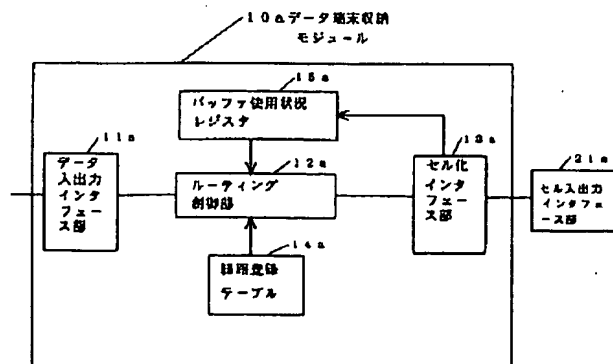
【図5】本発明の一実施例である経路選択制御方式を説明するための図である。

【図6】図1における、バッファ監視制御部のバッファ監視方式の一例である、一定時間毎に監視セルを生成する方式の概略構成を示すブロック図である。

【図7】図1における、ルーティング制御部において、経路を選択する際に参照するバッファ使用状況レジスタの構成例を示す図である。

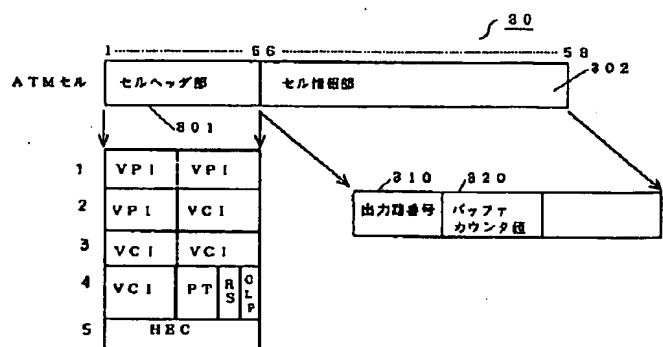
【図2】

図2



【図3】

図3



監視セルのデータ構成

【図8】図1における、バッファ監視制御部のバッファ監視方式の他の例の概略構成を示すブロック図である。

【図9】図1における、ルーティング制御部において、入力VPI/VCIに対する経路を求める際に参照する経路登録テーブルの構成例を示す図である。

【図10】図2に示すルーティング制御部が出力路を選択する処理手順を示すフローチャートである。

【図11】従来のATM通信網を示すブロック図である。

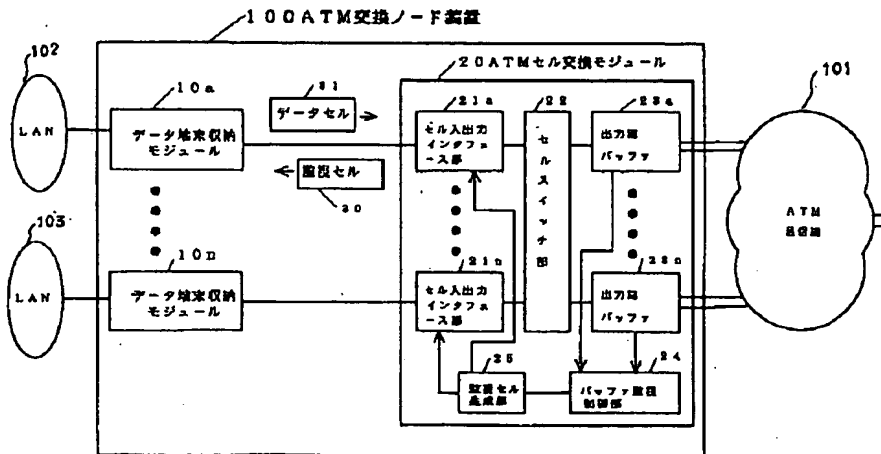
#### 【符号の説明】

100...ATM交換ノード装置、10a~10n...データ端末収容モジュール、11a~11n...データ入出力インタフェース部、12a~12n...ルーティング制御部、13a~13n...セル化インタフェース部、14a~14n...経路登録テーブル、15a~15n...バッファ使用状況レジスタ、20...ATMセル交換モジュール、21a~21n...セル入出力インタフェース部、22...セルスイッチ部、23a~23n...出力路バッファ、24...バッファ監視制御部、25...監視セル生成部、30...バッファ監視セル、31...データセル、101...ATM通信網、102, 103...LAN、141, 151, 406...出力路番号、301...セルヘッダ部、302...情報部、401a~401n...カウンタ、402a~402n, 403, 411, 412...スイッチ、404, 405, 413...レジスタ、407...デコーダ、408...カウンタチェックタイミング生成部、418...監視セル生成タイミング生成部、404, 405, 413...レジスタ、409...予め定められたしきい値、410...比較手段、701, 702...データ端末装置、711, 712, 713, 714...ATM交換ノード装置。



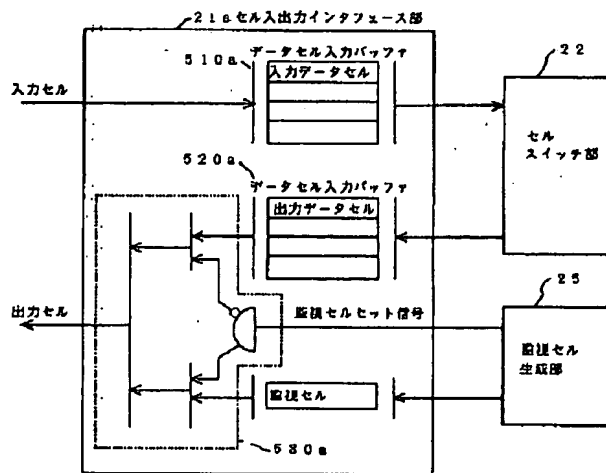
【図1】

図1



【図4】

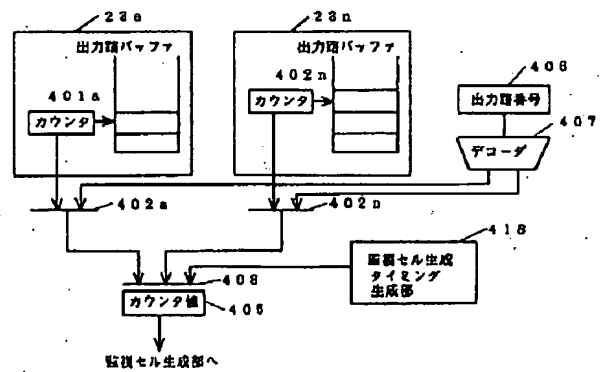
図4



セル入出力インタフェース部の構成

【図6】

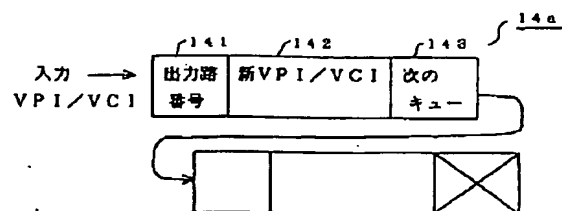
図6



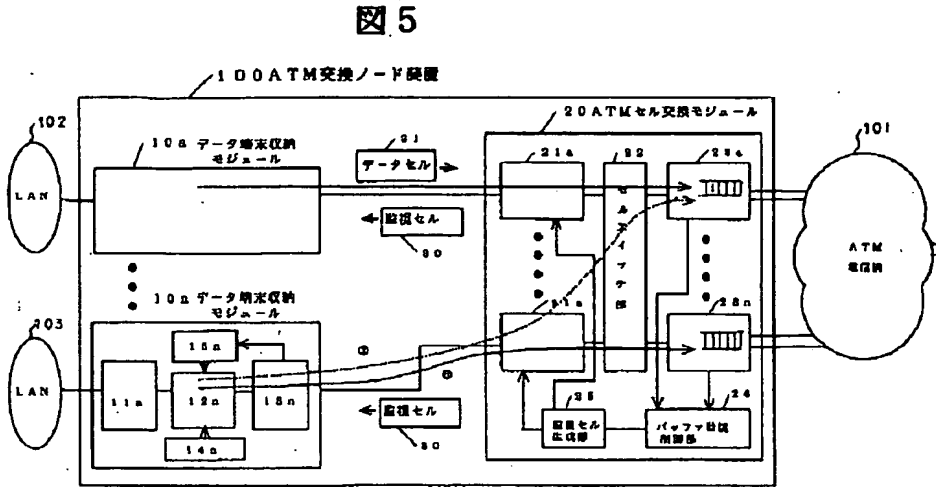
バッファ監視方式の一構成例

【図9】

図9



【図5】



【図7】

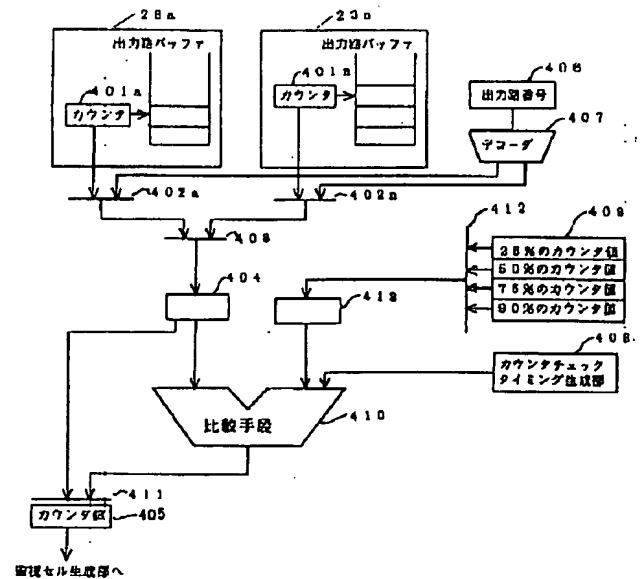
**図7**

出力路番号	バッファ使用状況値	発生時刻(タイムスタンプ)	アップ又はダウン
1	カウンタ値		1/0
⋮	カウンタ値		
⋮	カウンタ値		
n	カウンタ値		

n : 出力路番号最大値

バッファ使用状況レジスタの構成例

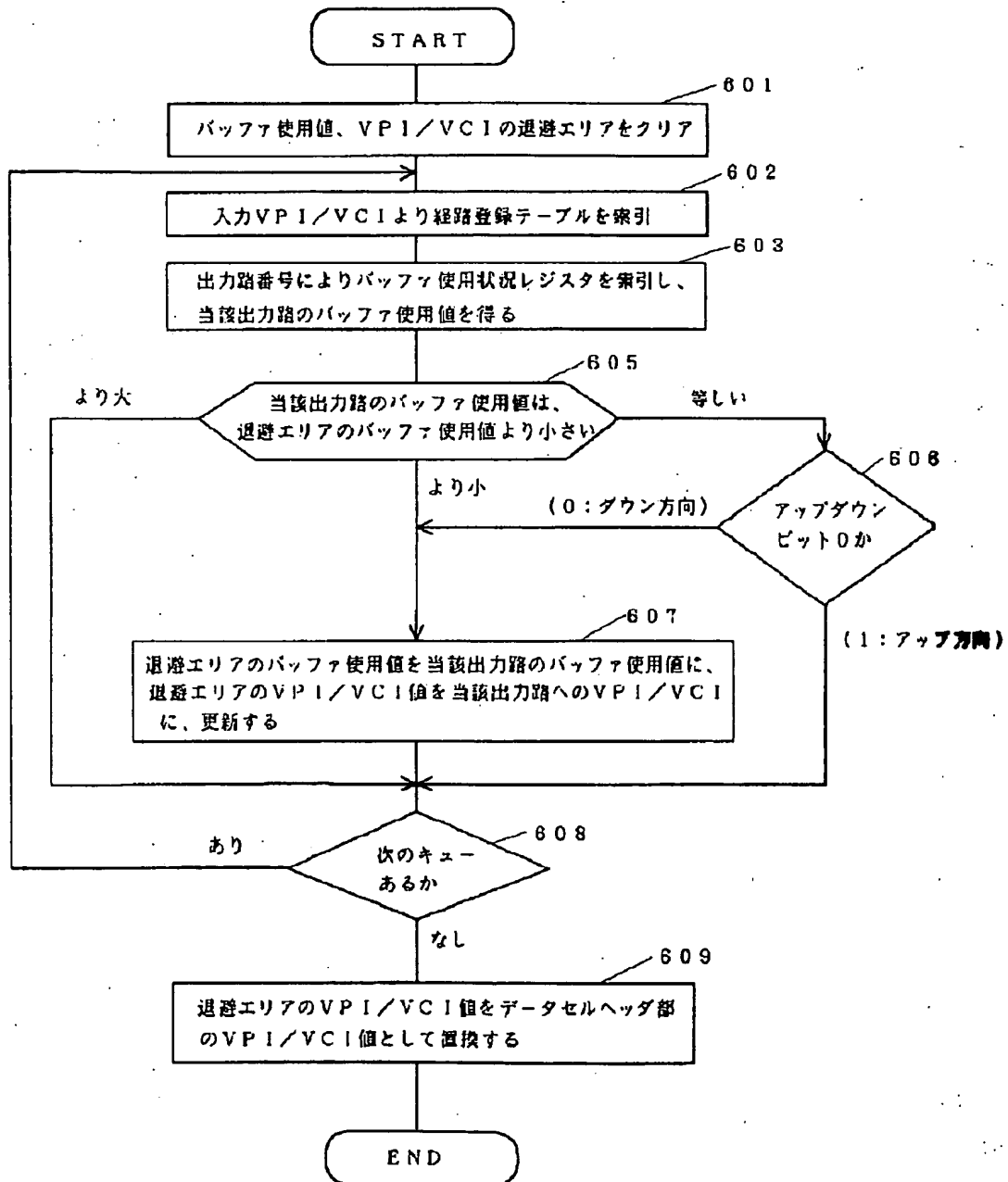
【図8】

**図8**

バッファ監視方式の一構成例

【図10】

## 図 10



【図11】

図11

